

应用于智能驾驶的 77 GHz 毫米波汽车雷达收发机芯片

段宗明^{1,2}, 刘 明^{1,2}, 吴博文^{1,2}, 潘东方³, 王 研^{1,2}, 金微微^{1,2}, 吴炎辉⁴, 徐 骅⁴, 戴跃飞^{1,2}

(1. 安徽省天线与微波工程实验室, 安徽合肥 230088; 2. 中国电子科技集团公司第三十八研究所, 安徽合肥 230088;
3. 中国科学技术大学, 安徽合肥 230026; 4. 中国电子科技集团公司重庆声光电有限公司, 重庆 400060)

摘要: 针对未来智能驾驶和无人驾驶对毫米波传感器多模式、多场景感知需求, 设计并实现了一种 77 GHz 多模毫米波雷达收发机芯片。芯片采用 65 nm CMOS 工艺, 集成了 3 路雷达发射机和 4 路接收机、调频连续波(FMCW)波形发生器、模数转换器以及高速数据接口等电路。利用交叉耦合中和电容技术提升了 CMOS 工艺上毫米波低噪声放大器、毫米波片上功放等电路性能, 采用两点调制锁相环技术提升了 FMCW 信号带宽和调制速率。收发机的发射功率、波形样式、接收增益和带宽等参数具有较好的可配置性, 满足未来多模式、小型化和低成本汽车雷达传感器需求。芯片测试结果显示, 在 76~81 GHz 频率范围内, 接收机实现了 50 dB 的增益控制, 最小噪声系数 11 dB, FMCW 信号调频带宽达 4.2 GHz, 调制速率达 233 MHz/μs, 线性度优于 0.1%, -45~+125 °C 全温范围内发射机典型输出功率大于 13 dBm。

关键词: 汽车雷达; CMOS 收发机; 毫米波收发前端; 调频连续波; CMOS 功放

中图分类号: TN432; TN958 文献标志码: A 文章编号: 1672-2337(2021)02-0130-07

A 77 GHz mm-Wave Radar Transceiver for Intelligent Driving Applications

DUAN Zongming^{1,2}, LIU Ming^{1,2}, WU Bowen^{1,2}, PAN Dongfang³, WANG Yan^{1,2},
JIN Weiwei^{1,2}, WU Yanhui⁴, XU Hua⁴, DAI Yuefei^{1,2}

(1. Anhui Province Engineering Laboratory for Antennas and Microwave, Hefei 230088, China;
2. The 38th Research Institute of China Electronics Technology Group Corporation, Hefei 230088, China;
3. University of Science and Technology of China (USTC), Hefei 230026, China;
4. Chongqing Acoustic Photoelectric Co Ltd, Chongqing 400060, China)

Abstract: A 77 GHz multi-mode mm-wave radar transceiver is proposed for intelligent and autonomous driving. The transceiver consists of 3 transmitters, 4 receivers, FMCW synthesizer, ADCs and high-speed interface. The neutralization technique is applied to improve CMOS mm-wave PA and LNA performances. Meanwhile, a 2-point modulation PLL topology is proposed to enhance FMCW chirp bandwidth and chirp rate. In the frequency range of 76~81 GHz, the receiver achieves a measured gain variation of 50 dB and a minimum noise figure of 11 dB. The FMCW synthesizer shows a maximum chirp bandwidth of 4.2 GHz and chirp rate of 233 MHz/μs with a linearity error of 0.1%. Moreover, the typical output power of the transmitter exceeds 13 dBm at -45~+125 °C.

Key words: automotive radar; CMOS transceiver; mm-wave TRX front-end; frequency-modulated continuous wave (FMCW); CMOS power amplifier

0 引言

毫米波雷达传感器因其可全天候工作、综合测量性能好、成本低等优点, 成为目前智能驾驶及未来无人驾驶车辆中的主力传感器。毫米波汽车雷达的研究始于 20 世纪 60 年代, 早期的雷达工作频段主要是 24 GHz 和 35 GHz 频段^[1], 随着微电

子和雷达技术的发展, 77 GHz 频段因具有更宽的带宽、更高的分辨率及更小的模组尺寸, 成为汽车雷达的主流并形成规范^[2-10]。传统的毫米波雷达收发机主要由基于 GaAs、SiGe 等工艺的分立芯片搭建而成, 成本高、体积大^[4-6]。随着摩尔定律的进步, 晶体管的速度越来越快, 基于 CMOS 工艺的 77 GHz 毫米波雷达前端芯片开始出现, 雷达的集成度和性能不断提高, 成本持续降低; 采用单颗芯

片实现不同模式、不同场景的雷达感知需求,成为目前工业界和学术界热点研究方向^[6,8,10]。

基于CMOS工艺实现77 GHz毫米波雷达收发前端芯片的研究工作在不断前进。文献[3]介绍了国际上第一个基于CMOS工艺的包含了完整的收发前端和FMCW雷达波形发生器的77 GHz收发前端芯片;文献[6]采用45 nm CMOS工艺,集成了3发射通道、4接收通道、FMCW波形产生器和ADC等功能模块;文献[7]针对车辆近距离感知场景,设计了一款包含1发1收雷达收发机和信号处理的SoC芯片,通过多点定位的方式实现雷达测量功能;文献[9]介绍了一种77 GHz 2发3收毫米波芯片,基于该芯片给出了一个综合性能良好的4×6 MIMO雷达解决方案。然而,针对未来高级别智能驾驶对毫米波传感器多模式、多场景感知需求,CMOS毫米波收发机设计因此仍面临诸多挑战。例如:毫米波收发前端需要具备更强的可配置性,而文献[3]、文献[7]仅适用近距离探测需求;发射前端需要产生更大的发射功率以达到更远的探测距离,文献[3]、文献[6]发射功率分别为5.1 dBm、11 dBm;此外,为了满足更高的分辨率和数据更新速率需求,FMCW需要具备更大的调频带宽和更快的调制速度。

本文设计并实现了一种高集成度76~81 GHz毫米波汽车雷达收发前端芯片,单片集成了3路发射和4路接收、FMCW波形发生器、模数转换器以及高速数据接口等电路,收发系统的发射功率、波形样式、接收增益和带宽等参数具有较好的可配置性,满足未来多模式、多场景汽车雷达传感器需求。

1 FMCW雷达基本原理及系统架构

1.1 FMCW基本原理

一个典型的汽车雷达使用场景如图1所示, FMCW雷达通过发射天线发射调频连续波信号,同

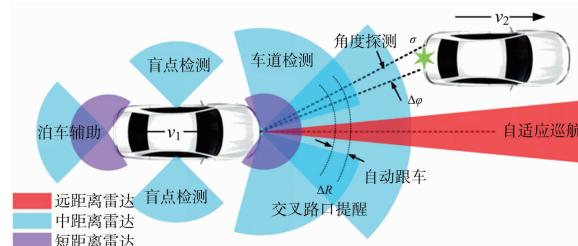


图1 多模毫米波汽车雷达在智能车辆上的应用

时接收天线接收目标反射信号,通过分析二者混频得到的中频信号可以得到目标的距离、相对速度和角度等信息。线性调频连续波一般有锯齿波和三角波两种调制波形,图2示出其测量基本原理。

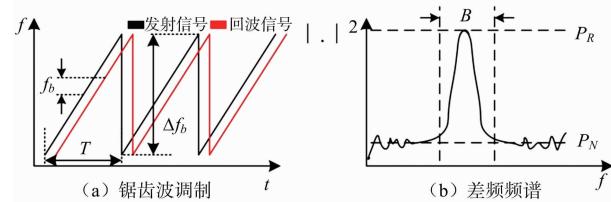


图2 FMCW雷达测量基本原理

发射机发射线性连续调频锯齿波,带宽为 $B=f_2-f_1$,每个chirp周期为 T ,经过时间 τ 后收到目标回波,两者频率差为 $f_b=\frac{B}{T\tau}=\frac{2BR}{T_c}$,其中 $\tau=\frac{2R}{c}$, R 为目标与雷达的距离, c 为光速。此时忽略了目标运动带来的多普勒频移,实际上,在快速扫描的情况下,车速造成的多普勒频移非常小,在此可以忽略。由上式可得目标的距离为

$$R=\frac{Tcf_b}{2B} \quad (1)$$

运动目标造成的多普勒频移也会反映在中频信号上,虽然其在频率上难以分辨,但是引起的相位变化是可分辨的,相邻两个chirp的中频信号相位差可表示为 $\Delta\varphi=2\pi f_d T=\frac{4\pi T v}{\lambda}$,其中 $f_d=\frac{2v}{\lambda}$ 为多普勒频率, v 为运动目标与雷达的相对速度, λ 为毫米波波长。比较相邻两个chirp中频信号相位差,可得到相对速度为

$$v=\frac{\lambda\Delta\varphi}{4\pi T} \quad (2)$$

目标角度的获得需要至少两个接收通道与其对应的天线,假设目标偏离雷达正前方的角度为 θ ,两个接收天线距离为 D ,回波到达两个天线的波程差为 $L=D\sin\theta$,两个接收通道的相位差为

$$\Delta\phi=2\pi f \frac{L}{c}=\frac{2\pi D \sin\theta}{\lambda}, \text{ 可得角度表达式:}$$

$$\theta=\arcsin \frac{\lambda\Delta\phi}{2\pi D} \quad (3)$$

当 θ 较小时,可简化为 $\theta=\frac{\lambda\Delta\phi}{2\pi D}$ 。

1.2 收发机芯片系统架构和参数分析

针对汽车雷达单芯片多模式、多场景应用需求,

本文提出的收发机芯片架构如图 3 所示。片上包含了 3 路毫米波发射机、4 路毫米波接收机(含 ADC)、抽取滤波器(Decimation)和高速数据接口(LVDS)、FMCW 波形产生器(FMCW Synthesizer)、时钟产生器(Clock Generator)以及通信接口(SPI)、电源管理(LDOs)等。考虑到锁相环设计难度,及链路折衷考虑,FMCW 波形产生器设计为 38.5 GHz 频段,通过功分网络分别送至 4 通道接收机和 3 通道发射机。在接收机分系统中,FMCW 波形产生器产生的 38.5 GHz 频段信号首先二倍频至 77 GHz 频段,再通过四功分器及放大链路送至接收机混频器;在发射机系统中 38.5 GHz 频段 FMCW 信号首先二倍频至 77 GHz 频段,再通过三功分器、放大链路及末级功放(PA)作为发射机输出。

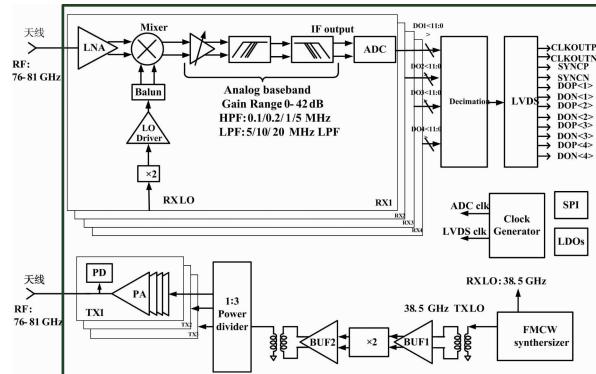


图 3 多模 76~81 GHz 雷达收发机芯片架构

根据雷达方程,雷达最大探测距离与发射功率、收发天线增益、接收机带宽及噪声系数等参数直接相关:

$$R_{\max}^4 = \frac{G_T G_R \sigma \lambda^2}{kT \cdot (4\pi)^3 \cdot BW_{\text{FFT}} \cdot SNR_{\min}} \left(\frac{P_T}{NF_{\text{tot}}} \right) \quad (4)$$

式中, P_R 为雷达接收机接收到的距离 R 处的目标回波信号功率, P_T 为雷达发射机发射功率, G_R 、 G_T 分别为接收天线、发射天线的增益, σ 为雷达横截面积, kT 为热噪声, NF_{tot} 为总的接收机噪声系数, BW_{FFT} 为 FFT 分辨率带宽, SNR_{\min} 为最小可检测信噪比。若前端 ADC 采样率为 f_s , FFT 点数为 N , FFT 带宽可以表示为

$$BW_{\text{FFT}} = \frac{f_s}{N} \quad (5)$$

将式(5)代入式(4)可以得到

$$R_{\max}^4 = \frac{G_T G_R \sigma \lambda^2 N}{kT \cdot (4\pi)^3 \cdot f_s \cdot SNR_{\min}} \left(\frac{P_T}{NF_{\text{tot}}} \right) \quad (6)$$

根据上述公式,假设收发天线增益为 20 dBi,

采样率 50 MHz, FFT 点数为 2 048, 对于小汽车目标, 探测距离要求为 250 m, 噪声系数为 12 dB 时, 发射功率要求为 13 dBm 左右。考虑到 65 nm CMOS 工艺性能, 可设计雷达芯片最大发射功率为 13 dBm、最低噪声系数为 15 dB, 通过增加 FFT 点数可做到远距离测量。对于近距离目标测量, 可适当降低发射功率。当发射功率 $-7 \sim -13$ dBm 可调, 对应于不同距离小汽车目标, 接收机接收到的功率范围为 $-10.2 \sim -114.1$ dBm, 其最大输入 1 dB 压缩点应设计为 -10 dBm。考虑 12 bit ADC 噪声及最低可检测信噪比, 接收机检测最小信号所需增益为 71.2 dB, 因此其最大增益可设计为 72 dB。对于多模应用, 设计接收机增益范围为 30~72 dB, 相应的输入 1 dB 压缩点大于 $-10 \sim -30$ dBm。由式(1)可知, 距离分辨率与调频带宽成反比, 带宽越宽, 则距离分辨率越好。锯齿波调频时, 由式(2)可知, 速度分辨率与调频周期成正比, 调频周期越短, 则速度分辨率越好。为了提高 Chirp 带宽并降低周期, Chirp 斜率要尽量大。

2 关键电路设计与实现

2.1 可配置多通道毫米波接收前端

多通道毫米波接收前端功能框图如图 4(a)所示, 主要包括两大部分: 毫米波混频前端和可配置模拟基带电路, 其中毫米波混频前端如图 4(b)所示, 主要包括三级差分低噪声放大器(LNA)及有源混频器。

差分 LNA 采用中和电容的共源级结构, 如图 4(b)所示。其中第一级采用源极传输线结构同时实现了噪声和功率匹配, 输入变压器实现单端转差分的巴伦, 并且能够提供一定的 ESD 防护能力。每级放大电路包括两个中和电容 C_C 通过 MOS 管的栅和差分对管的漏极相连形成一种类似交叉耦合的差分放大单元, 抵消了由于寄生电容 CGD 造成的密勒效应, 一方面提高了放大器的功率增益, 另一方面通过 C_C 电容优化了稳定系数 K_f 。图 4(d)显示了在不同的工艺变化和温度下, LNA 的 NF 、 K_f 和 G_{\max} 与 C_{C1} 的关系, 其中当 C_C 变化 $\pm 30\%$ 时, 中和电容共源级放大器是无条件稳定的。本设计中, 为了获得最佳的 K_f 和 G_{\max} , 三级中和电容取值分别为 6, 6 和 10 fF。而 LNA 通过片上变压器级联, 达到级间

阻抗匹配和级间隔直的目的。放大器差分对管的尺寸以及偏置电压的选取根据65 nm工艺下 NF_{min} 对

应的最佳电流密度为 $0.15 \text{ mA}/\mu\text{m}$ 确定。图4(e)给出了LNA第一级NF和匹配优化的过程。

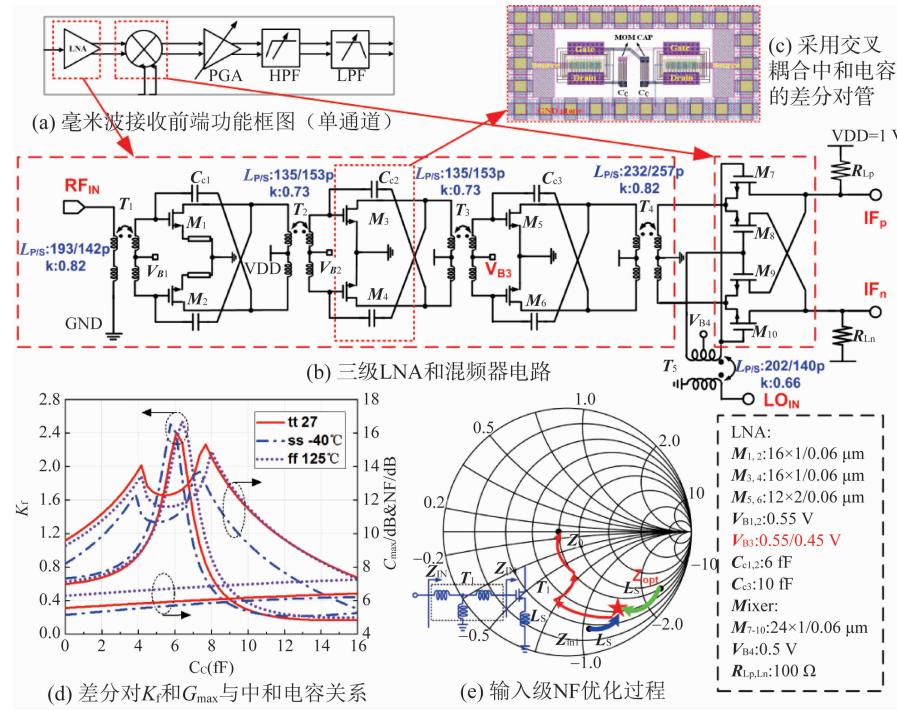


图4 毫米波混频前端

传统 Gilbert 混频器的线性度主要受输入差分对的跨导限制,在CMOS工艺低电压电压下制约更为明显。本文提出了一种取消输入差分跨导级的有源混频器以提升混频器的线性度,如图4(b)所示。LNA的差分输出通过级间的变压器直接与吉尔伯特单元的开关对(M7-10)相连。级间变压器 T_1 的次级线圈的中心抽头接地,提供混频器开关管源级共模点,次级线圈同时作开关对的源极带电感的反馈用来提高线性度。取消传统混频器中差分Gm对的另一个好处是,Gm对管需要更大电流偏置以实现高输入1 dB压缩点,更大的功耗也会让混频器对温度敏感。输入级变压器 T_1 同时提供4个开关的源极负反馈电感,从而实现低电压工作,确保更好的线性度并降低开关对闪烁噪声的贡献。

可配置模拟基带电路如图5所示,包括可编程增益放大器(PGA)、高通滤波器(HPF)、低通滤波器(LPF)等。多模汽车雷达应用要求模拟基带电路在增益和带宽方面可配置,以适应不同的应用场景。根据系统级设计指标,模拟基带电路的频率范围100 kHz~20 MHz,并可以实现0~42 dB的增益控制和100 kHz~20 MHz的3 dB带宽控制。为了增大输出IF信号摆幅,模拟基带电路的

电源电压均为2.5 V。

图5(b)显示了本设计中的三级6 bit可编程放大器(PGA),通过改变反馈网络电阻设置反馈系数,从而实现可变的增益,基于全差分运算放大器的闭环负反馈结构,放大器增益为

$$A_V = 20(\lg \frac{R_{f1}}{R_1} + \lg \frac{R_{f2}}{R_2} + \lg \frac{R_{f3}}{R_2}) \quad (7)$$

反馈电阻通过电阻阵列实现切换,该PGA的增益范围可以由式(5)得出电压放大倍数为1~128,即增益为0~42 dB。带电阻负反馈的闭环运放系统具有性能稳定且线性度高的特点,因此十分适用于高线性度的汽车雷达接收机。

通过信号流图的设计方法获得了二阶HPF的电路拓扑如图5(c)所示。本文提出了一种具有多反馈拓扑的二阶HPF,其传递函数可以表示为

$$H(s) = -\frac{s^2 R^2 C_1 C_2 + s R C_2 + 1}{s^2 R^2 C_1 C_2} \quad (8)$$

本文所采用的LPF需要带外抑制 A_{min} 大于30 dB,通带允许最大衰减 A_{max} 为3 dB, f_p 和 f_s 分别为10 MHz和20 MHz。可以计算出LPF所需的阶数n为4.98,则所需要的阶数为5阶,具体LPF的电路图如图5(d)所示。

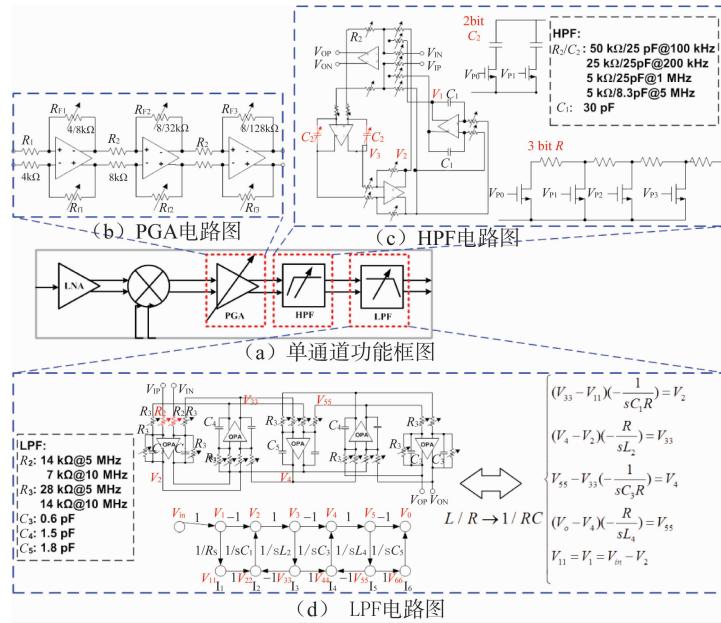


图 5 可配置模拟基带电路

2.2 毫米波发射机链路

77 GHz 毫米波发射前端主要包括倍频器、功分器和功率放大器等。图 6(a)给出发射前端的功能框图。首先无源巴伦 Balun1 将本振分配网络送来的 38~40.5 GHz 单端信号转换为差分信号, 经过第一级缓冲放大器 BUF1 后进入 $\times 2$ 倍频器中。再经过第二个缓冲放大器 BUF2 后再进入第二个巴伦 Balun2 转换为单端信号。然后经过 1:4 功分器后由 1 路信号转换为 3 路信号, 分别通过驱动放大器 Driver, 最后送末级 PA, 再由 PA 放大至要求的输出功率大小, 最终通过天线实现高输出功率发射。

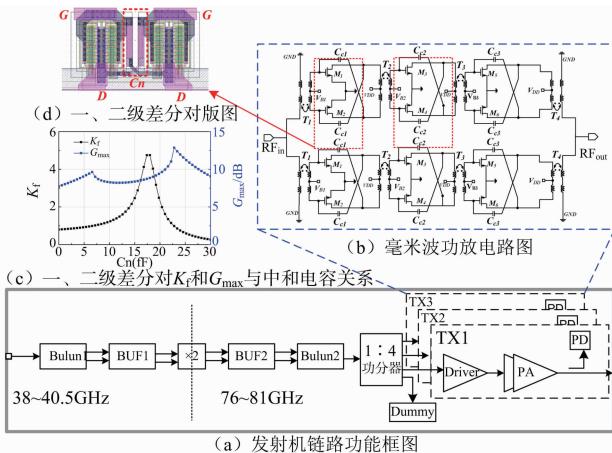


图 6 毫米波发射机

为克服 CMOS 工艺限制, 基于变压器并联合成的片上功率合成技术, 本文的 PA 采用 3 级放大, 2

路 PA 单元采用并联方式合成, 各级之间采用变压器和传输线进行匹配, 可实现高功率输出。PA 电路如图 6(b)所示。图 6(c)显示了 PA 第一级和第二级的 K_f 和 G_{\max} 与中和电容 C_n 的关系, 其中当 C_n 变化 $\pm 30\%$ 时, 中和电容共源级放大器是无条件稳定的。图 6(d)是第一级和第二级差分对版图。

2.3 宽带快速 FMCW 信号发生器

从本振分配网络面积和倍频链路设计难度考虑, FMCW 波形产生器输出为 38.5 GHz 频段, 通过本振分配网络后, 再进行二倍频至 77 GHz 的方案。然而, 38.5 GHz 频段电路寄生等对 VCO 影响较大, 锁相环设计仍是难点, 因此本设计中 VCO 振荡频率设计为 19~20.25 GHz, 再通过二倍频至 38.5 GHz 频段。图 7 给出了本文提出的 FMCW 波形发生器和分数锁相环的系统框图。设计基于两点调制锁相环, 使锁相环控制不受环路带宽的约束, 不失真地输出频率调制信号。整体 FMCW 波形发生器包括一个分数频率锁相环和 chirp 波发生器。分数频率锁相环包括一个除 8/9 的双模预分频器、固定除 2 分频器、P/S 技术器、 Δ - Σ 调制器、压控振荡器(VCO)、鉴频鉴相器(PFD)、电荷泵(CP)等。参考时钟为 50 MHz, VCO 输出频率为 19~20.25 GHz。其中锁相环系统采用两点调制模式, 相较于传统的分型锁相环, 增加了由数模转换器(DAC)和低通滤波器(LPF)构成的调制支路。如此在增益匹配的情况下

下,输入到输出的传输函数呈全通特性。同时,在DAC模块后,加入LPF,滤掉输入信号的高频分量,可提高输出频率的线性度。

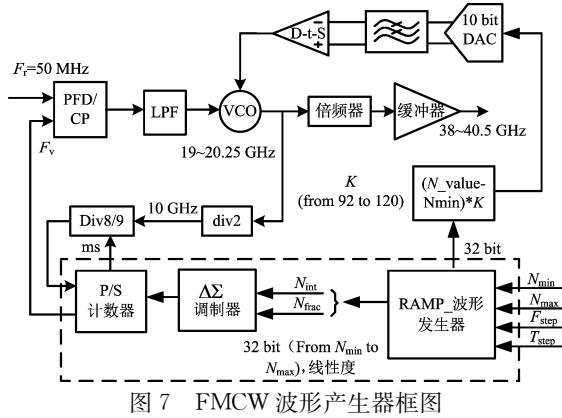


图 7 FMCW 波形产生器框图

3 芯片实现与测试结果

本文设计的77 GHz多模毫米波雷达收发机芯片基于65 nm CMOS工艺实现,采用扇出型(fan-out)晶圆级封装,通过在芯片表面直接进行射频传输的再布线,将毫米波信号通过 50Ω 共面波导结构以较低损耗传输出去。芯片与封装照片分别见图8。其中,裸芯片面积为 $6\text{ mm} \times 6\text{ mm}$,封装芯片尺寸为 $10\text{ mm} \times 10\text{ mm}$ 。

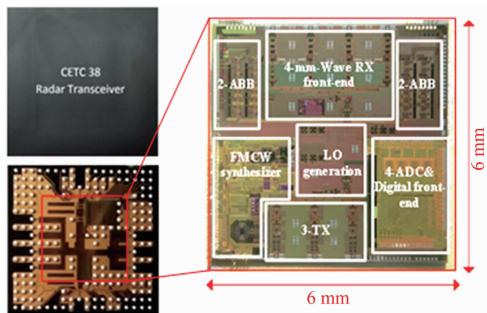


图 8 77 GHz 毫米波收发机芯片照片

图9(a)给出了不同增益控制码下的接收增益以及最大和最小增益下的噪声系数的测试结果。通过调节PGA上的3 bit增益控制码,实现了42 dB增益控制,在此基础上,通过调节LNA的偏置电压,增益还可以继续减小约8 dB,将可调增益范围扩展至50 dB。最高增益时的噪声系数最小为11 dB,最低增益时,噪声系数最小为26 dB。图9(b)给出了接收机带宽的测试结果。测试结果显示接收机 -3 dB 带宽覆盖100 kHz/200 kHz/1 MHz/5 MHz到5 MHz/10 MHz/20 MHz,满足

SRR/MRR/LRR多应用场景。

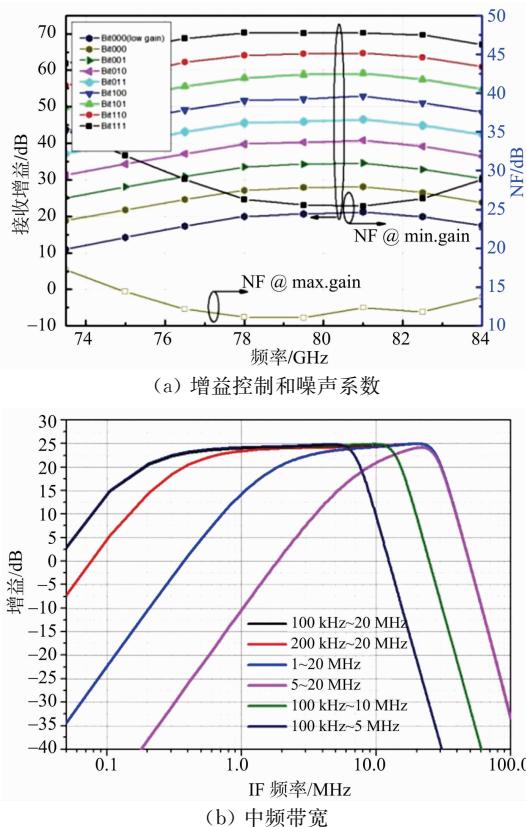


图 9 接收机测试结果

图10给出了 $-45\sim+125\text{ }^{\circ}\text{C}$ 发射功率测试结果,结果显示76~81 GHz频率范围内发射功率最小为 12.2 dBm ,典型值大于 13 dBm ,起伏小于 3.5 dB 。

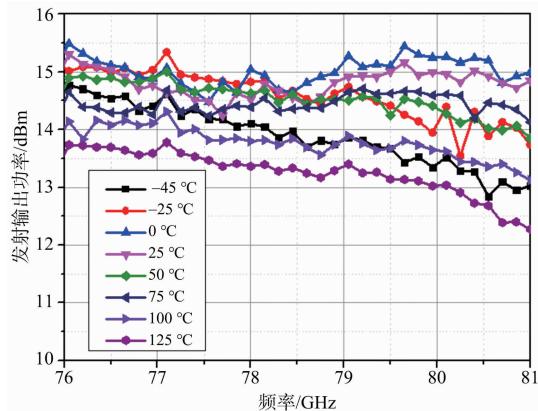


图 10 不同温度下发射功率测试结果

图11给出了FMCW chirp锯齿波和三角波调制波形。在锯齿波情况下,FMCW chirp信号调频带宽最大为4.2 GHz,最大调频速率达到233 MHz/ μs ,线性度0.1%。三角波情况下,FMCW chirp信号调频带宽最大为4.0 GHz,最大调频速率达到40 MHz/ μs ,线性度0.081%。

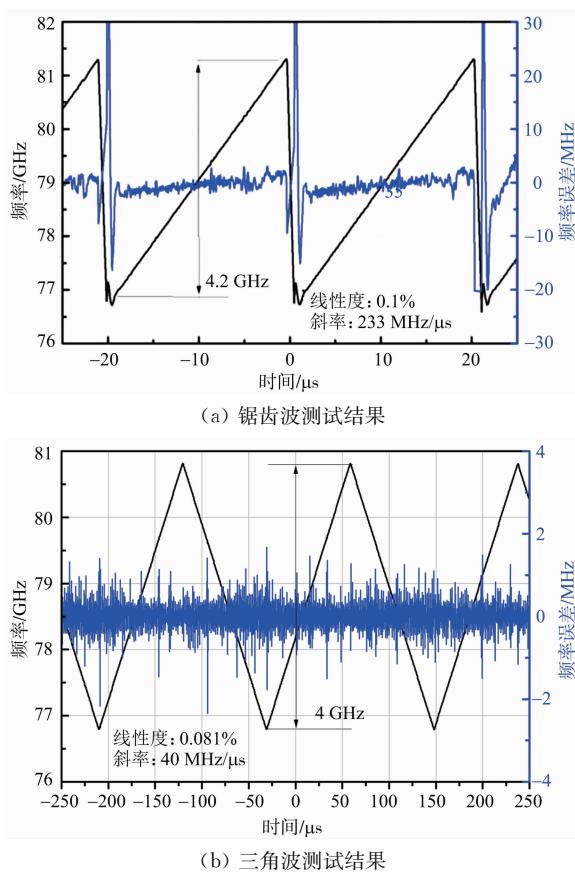


图 11 FMCW chirp 测试结果

基于本文的毫米波芯片,完成应用于盲区检测(BSD)雷达的射频前端板级系统设计,并利用雷达模拟测试系统进行了测试,如图 12 所示。测试结果表明,77 GHz 毫米波雷达在 10~70 m 距离范围内,最大测量误差为 0.48 m;0~85 km/h 速度范围内,最大测量误差为 0.32 km/h,显示了很高的测距和测速精度。

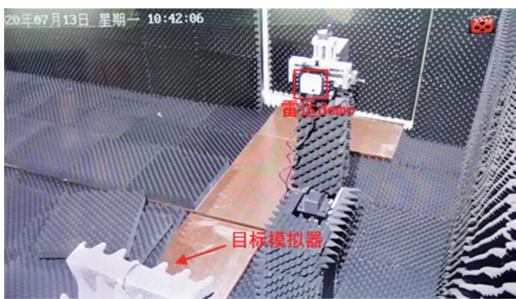


图 12 微波暗室雷达测试现场

表 1 列出了本文设计的收发机指标总结以及与国际最新研究工作对比。可以看出,本文设计并实现的 77 GHz 毫米波芯片达到了较高的集成度,FMCW 调制速度和带宽优于其他工作,收发通道参数可配置,满足未来高级别智能驾驶对毫米

波传感器多模式、多场景感知需求。

表 1 收发机指标总结及与文献工作对比

参数	本文工作	ISSCC'18 ^[6]	ISSCC'19 ^[7]	JSSC'20 ^[9]
工艺	65 nm CMOS	45 nm CMOS	28 nm CMOS	65 nm CMOS
# TX/# RX	3/4	3/4	1/1	3/2
接收增益/dB	20~70	—	—	26.2~78.8
Rx NF /dB	11~26	18	13	15.3
调频带宽/GHz	4.2	4	4	4
调频速率/(MHz·μs ⁻¹)	233	100	111.5	133
发射输出功率/dBm	13	10.8	13	13.4
温度/°C	-45~+125	-40~+125	-40~+150	+27
芯片面积/mm ²	33.64	22	2.3	7.29
功耗/W	1.54	3.5	0.7	0.921

4 结束语

本文提出了一种面向智能驾驶的 77 GHz 毫米波收发机芯片设计与实现。该芯片采用 65 nm CMOS 工艺,集成了 3 发 4 收、FMCW 发生器、模数转换器及高速数据接口等电路。利用交叉耦合中和电容技术提升了 CMOS 工艺上毫米波低噪声放大器、毫米波片上功放等电路性能,采用两点调制锁相环技术提升了 FMCW 信号带宽和调制速率。收发机的发射功率、波形样式、接收增益和带宽等参数具有较好的可配置性,满足未来多模式、小型化和低成本汽车雷达传感器需求。

参考文献:

- [1] HASCH J. Driving Towards 2020: Automotive Radar Technology Trends[C] // IEEE MTT-S International Conference on Microwaves for Intelligent Mobility, Heidelberg, Germany: IEEE, 2015: 1-4.
- [2] KAWANO Y, SUZUKI T, SATO M, et al. A 77 GHz Transceiver in 90 nm CMOS[C] // IEEE International Solid-State Circuits Conference, San Francisco, CA, USA: IEEE, 2009: 310-311.
- [3] LI Yian, HUNG M H, HUANG S J, et al. A Fully Integrated 77 GHz FMCW Radar System in 65 nm CMOS[C] // IEEE International Solid-State Circuits Conference, San Francisco, CA: IEEE, 2010: 216-217.
- [4] JIA Haikun, KUANG Lixue, ZHU Wei, et al. A 77 GHz Frequency Doubling Two-Path Phased-Array FMCW Transceiver for Automotive Radar[J]. IEEE Journal of Solid-State Circuits, 2016, 51(10): 2299-2311.

(下转第 143 页)