

一种整数抽取结合小数插值重采样技术研究

单长胜¹, 尹曙明¹, 郑哲², 郝利云¹

(1. 北京空间信息传输中心, 北京 102300; 2. 北京理工大学, 北京 100081)

摘要: 射频直采技术近年来在雷达、通信、电子对抗尤其是一体化接收等领域得到了广泛的应用。然而射频采样数据率极高, 导致后续信号传输与实时处理难度变大。数字重采样技术能够在数字域降低采样率, 从而减轻射频直采带来的信号处理压力。本文针对数字重采样技术开展研究, 提出一种整数抽取结合小数插值重采样方法, 推导了理论模型, 给出了相应的参数递推解算方法, 仿真验证了方法的有效性。采用本文所提方法, 既可解决在射频高采样率下, 直接进行小数插值带来的数字信号实时处理压力, 又可在保证信号质量的情况下, 解决特殊场景下精确变采样率处理的需求, 进而实现对大范围任意分数倍抽取。

关键词: 射频直采技术; 重采样技术; 整数抽取; 小数插值

中图分类号: TN927

文献标志码: A

文章编号: 1672-2337(2024)01-0001-04

引用格式: 单长胜, 尹曙明, 郑哲, 等. 一种整数抽取结合小数插值重采样技术研究[J]. 雷达科学与技术, 2024, 22(1): 1-4.

SHAN Changsheng, YIN Shuming, ZHEN Zhe, et al. A Study on Resampling Technique Combining Integer Extraction with Decimal Interpolation[J]. Radar Science and Technology, 2024, 22(1): 1-4.

A Study on Resampling Technique Combining Integer Extraction with Decimal Interpolation

SHAN Changsheng¹, YIN Shuming¹, ZHEN Zhe², HAO Liyun¹

(1. Beijing Space Information Transmission Center, Beijing 102300, China; 2. Beijing Institute of Technology, Beijing 100081, China)

Abstract: Radio frequency (RF) direct acquisition technology has been widely applied in radar, communication, electronic warfare, especially in the field of integrated receiver. However, the extremely high sampling rate of RF data leads to greater difficulty in subsequent signal transmission and real-time processing. Digital resampling technology can reduce the sampling rate in the digital domain, thereby alleviating the signal processing pressure caused by RF direct sampling. In this paper, the digital resampling technology is studied, and a resampling method combining integer extraction with decimal interpolation is proposed. The theoretical model is derived, and the corresponding parameter recurrence solution method is presented. The simulation verifies the effectiveness of the method. The proposed method can not only reduce the pressure of real-time digital signal processing caused by direct decimal interpolation at high sampling rates in radio frequency, but also meet the need of precise variable sampling rate processing in special scenarios while ensuring signal quality, thus achieving large-scale and arbitrary fractional extraction.

Key words: radio frequency direct acquisition technology; resampling technology; integer extraction; decimal interpolation

0 引言

射频直采是指将天线接收到的射频信号经过限幅、滤波、放大后直接送入高速ADC采样, 其降低了系统的硬件复杂度, 减少了模拟器件引入的噪声, 改善了通道的一致性。近年来随着相控阵雷达、高速信号转换及信号处理等技术的飞速发展, 促进了射频直采技术的逐步工程应用。然而

射频直采信号数据率极高, 导致后续信号传输与处理难度大幅上升^[1]。数字重采样技术是缓解数字信号处理压力的重要手段, 采用数字重采样技术可以降低射频信号采样率, 进而有效地实现信号的传输、处理和存储。

数字重采样可分为整数倍重采样与分数倍重采样两类^[2]。整数倍重采样包括整数倍抽取与内插, 相关理论成熟。分数倍重采样包括简单分数

重采样与基于小数插值的数字重采样。简单分数重采样采用抽取级联内插的方式实现分数倍采样率转换,但该方法仅适用于分子分母较小的场景,无法解决固定射频采样率下精确变采样率变换的需求;基于小数插值的数字重采样方法多采用分段多项式插值逼近理想低通滤波器,对信号直接进行小数插值,从而实现任意倍采样率转换。基于小数插值的数字重采样方法灵活性高、适用性强,在信号处理领域得到了广泛应用。整数倍重采样只适用于射频采样率与目标采样率成整数倍的场景,具有很大的局限性。简单分数重采样实现简单,但无法处理大分子分母的复杂分数倍重采样。基于小数插值的数字重采样方法理论上虽然可以实现任意倍采样率转换,然而对射频采样信号直接进行小数插值时,需要在射频采样率下对信号进行实时处理,难度大,尤其是当射频采样频率几个 GHz 时,往往需要几十路进行并行处理,且每路均需小数插值运算,将直接导致工程中几乎无法实现。此外,基于小数插值的数字重采样

方法多采用 Farrow 结构实现,然而 Farrow 结构内插滤波器面对大抽取因子时,带外噪声滤除能力差,低信噪比条件下将直接导致重采样输出信号品质恶化。综上,本文提出了一种整数抽取结合小数插值重采样法来实现任意倍数字重采样方法的转换。

1 整数抽取结合小数插值的数字重采样方法

考虑到直接采用并行结构小数插值数字重采样将极大的消耗资源^[3],且无用的带外噪声抑制差,本文给出一种整数抽取结合小数插值的数字重采样方法。采用该方法首先可有效地降低数据率,减少并行处理难度,节省乘法器资源;其次,采用该方法因先进行了整数抽取,直接地降低了小数插值的输入数据率,从而将 Farrow 结构内插滤波器频率响应降低,可提高对带外噪声的滤除能力。整数抽取结合小数插值的数字重采样结构如图 1 所示。

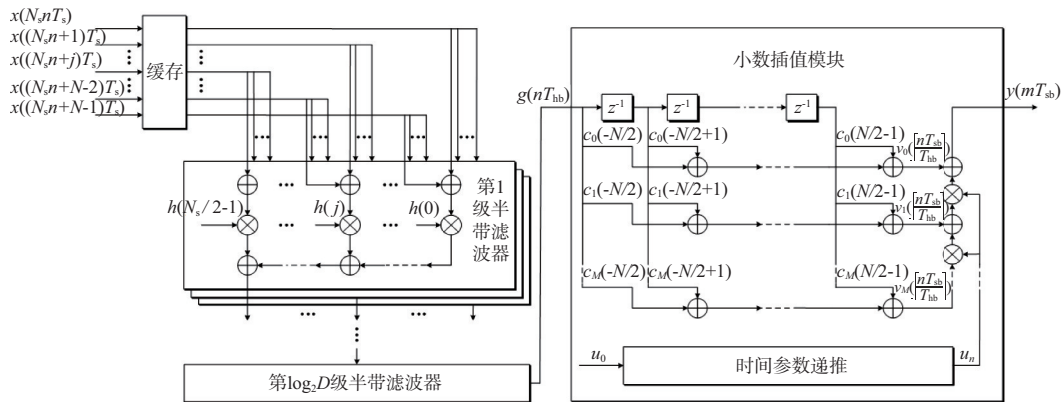


图 1 整数抽取结合小数插值数字重采样示意图

图 1 中, $x(N_s n T_s)$, $x((N_s n + 1) T_s)$, \dots , $x((N_s n + N - 1) T_s)$ 为输入数据, $h(N_s/2 - 1) \dots h(j) \dots h(0)$ 为半带滤波器系数, $g(n T_{hb})$ 为半带抽取后输出, $c_0(-N/2)$, $c_0(-N/2 + 1)$, \dots , $c_M(N/2 - 1)$ 为小数延时滤波器系数, u_n 为当前输入采样点时刻与下一个重采样点输出时刻的时间间隔除以输入采样周期。 $\log_2 D$ 级整数抽取采用半带滤波器对多路并行信号进行抽取滤波。滤除大量带外噪声的同时将射频采样率 f_s 降为 f_{hb} ; 多级整数抽取后,在低采样率下采用 Farrow 结构将小数插值采样率变换为

目标采样率 f_{sb} 。 f_s 、 f_{hb} 与 f_{sb} 满足

$$f_{sb} < \frac{f_s}{D} = f_{hb} < 2f_{sb} \quad (1)$$

2 整数抽取结合小数插值重采样理论模型

假设 $T_{hb} = D T_s$, $T_{sb} = (1 + p) T_{hb}$, 则 $T_{sb} = D(1 + p) T_s$ 。其中 D 为整数, $0 < p < 1$, T_s 、 T_{hb} 与 T_{sb} 分别为射频采样周期、多级抽取滤波后采样周期以及基带采样周期。 $x(n T_s)$ 经抗混叠滤波器滤波得到

$$x'(nT_s) = \sum_{n_r=N_1}^{N_u} x(n_r T_s) h_D(nT_s - n_r T_s) \quad (2)$$

其中, $h_D(t)$ 为抗混叠滤波器冲激响应, 等效为多级滤波器级联, 即滤波器频率响应 $H_D(e^{j\omega})$ 满足下式:

$$H_D(e^{j\omega}) = H_{hb1}(e^{j\omega}) H_{hb2}(e^{j\omega}) \cdots H_{hbi}(e^{j\omega}) \cdots H_{hbD}(e^{j\omega}) \quad (3)$$

式中, $H_{hbi}(e^{j\omega})$ 为第 i 级抗混叠滤波器频率响应, 将 $x'(nT_s)$ 进行 D 倍抽取得到

$$g(nT_{hb}) = x'(DnT_s) = \sum_{n_r=N_1}^{N_u} x(n_r T_s) h_D(DnT_s - n_r T_s) \quad (4)$$

经抽取后采样率变为 f_{hb} , 采用 Farrow 结构进行 $1+p$ 倍的小数插值, 因此采用分段多项式插值逼近理想低通滤波器时, 分段多项式间隔变为 T_{hb} 。其基函数化为

$$f_i(k, t) = \begin{cases} \left(\frac{t - kT_{hb}}{T_{hb}}\right)^i, & kT_{hb} \leq t \leq (k+1)T_{hb} \\ 0, & \text{其他} \end{cases} \\ \begin{cases} \left(\frac{t - kDT_s}{DT_s}\right)^i, & kDT_s \leq t \leq (k+1)DT_s \\ 0, & \text{其他} \end{cases} \quad (5)$$

设 $k = \left\lfloor \frac{t}{DT_s} \right\rfloor$, 则可以得到分段多项式插值逼近滤波器为

$$h(t) = \sum_{k=-N/2}^{N/2-1} \sum_{i=0}^M c_i \left(\left\lfloor \frac{t}{DT_s} \right\rfloor \right) f_i \left(\left\lfloor \frac{t}{DT_s} \right\rfloor, t \right) = \sum_{k=-N/2}^{N/2-1} \sum_{i=0}^{M-1} c_i \left(\left\lfloor \frac{t}{DT_s} \right\rfloor \right) \left(\frac{t}{DT_s} - \left\lfloor \frac{t}{DT_s} \right\rfloor \right)^i \quad (6)$$

对 $g(nT_{hb})$ 进行小数插值可以得到

$$y(mT_{sb}) = \sum_{n=N_1}^{N_2} g(nT_{hb}) h(mT_{sb} - nT_{hb}) = \sum_{n=N_1}^{N_2} g(nT_{hb}) \sum_{i=0}^M c_i \left(\left\lfloor \frac{mT_{sb}}{DT_s} \right\rfloor - n \right) \left(\frac{mT_{sb}}{DT_s} - \left\lfloor \frac{mT_{sb}}{DT_s} \right\rfloor \right)^i = \sum_{n=N_1}^{N_2} g(nT_{hb}) \sum_{i=0}^M c_i (\lfloor m(1+p) \rfloor - n) (m(1+p) - \lfloor m(1+p) \rfloor)^i = \sum_{n=N_1}^{N_2} g(nT_{hb}) \sum_{i=0}^M c_i (\lfloor m(1+p) \rfloor - n) (mp - \lfloor mp \rfloor)^i \quad (7)$$

将 $k = \lfloor m(1+p) \rfloor - n$ 做变量代换可以得到

$$y(mT_{sb}) = \sum_{k=N_1'}^{N_2'} g(\lfloor m(1+p) \rfloor - k) T_{hb} \cdot \sum_{i=0}^M c_i(k) (mp - \lfloor mp \rfloor)^i \quad (8)$$

式中, $N_1' = -N/2$, $N_2' = N/2 - 1$ 。将式(4)代入式(8)可以得到

$$y(mT_{sb}) = \sum_{k=-N/2}^{N/2-1} \sum_{n_r=N_1}^{N_u} x(n_r T_s) h_D(D(\lfloor m(1+p) \rfloor - k) T_s - n_r T_s) \sum_{i=0}^M c_i(k) (mp - \lfloor mp \rfloor)^i \quad (9)$$

上式即为整数抽取结合小数插值数字重采样理论模型^[4-5]。

2.1 整数抽取结合小数插值参数递推算方法

多级整数抽取后, 一般并行多路信号只剩一路。直接进行串行时间参数递推即可。由式(9)可知, 输出采样点所需时间参数 u_m 为

$$u_m = mp - \lfloor mp \rfloor \quad (10)$$

同样采取在小数插值输入时钟域下更新时间参数 u_n , 则将 $T_{sb} = (1+p)T_{hb}$ 代入下式:

$$u_{n+1} = \left(\left\lfloor \frac{1 - u_n}{1+p} \right\rfloor - \frac{1 - u_n}{1+p} \right) (1+p) \quad (11)$$

由 u_n 的物理意义可知, $u_n \in [0, 1+p)$, 因此上式可以转化为

$$u_{n+1} = \begin{cases} u_n + p, & u_n \in [0, 1) \\ u_n - 1, & u_n \in [1, 1+p) \end{cases} \quad (12)$$

2.2 多级整数抽取滤波器选择

典型的多级抽取滤波采用 CIC 作为前级滤波器, 因其系数全为 1, 无乘法计算, 但当处理射频直采信号时, 将 CIC 放在第一级会存在以下问题:

1) 反馈递归结构并行实现难度大及数据溢出

CIC 的典型结构由积分器和梳状滤波器构成, 如图 2 给出的 CIC 滤波器的 3 级级联结构。积分器是一种带有反馈的递归结构, FPGA 实现时无法使用并行的方法降低积分器的工作频率, 这就决定了该结构极其不适用于射频直采输出高速率信号的前级滤波。在数字滤波过程中, 积分器不断累加, 积分器输出信号逐渐增大, 存在输出信号位宽

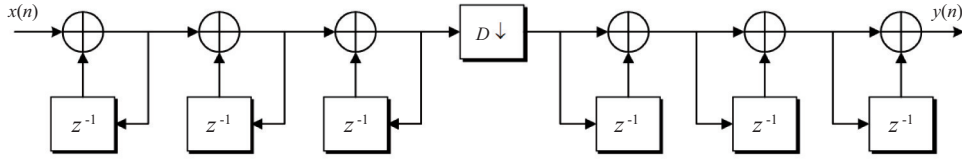


图2 CIC抽取滤波器三级级联结构

确定的情况下数据溢出的问题,需要采用等时间间隔的复位在数据溢出前对积分部分的寄存器进行复位,增加了滤波器设计的复杂度。

2) CIC通带衰减问题

CIC滤波器的直接实现结构虽然不存在反馈递归结构,但单级CIC滤波器阻带衰减小,无法有效地滤除带外量化噪声及其他噪声,若采用多级级联方式,通带衰减又会增大,当宽带信号经过CIC低通滤波,可能会造成信号频谱的恶化,尤其是对于调制信号来说,恶化的频谱会严重影响系统的性能^[6]。通常采用CIC滤波器与内插二阶多项式(Interpolated Second Order Polynomial, ISOP)级联的方法减少通带的衰减。但通过级联ISOP补偿滤波器改善通带衰减,就必须付出更多的级数,这样就失去了CIC滤波器相对于半带滤波器和FIR滤波器的最大优势。

综上,射频直采信号采用CIC作为多级抽取滤波器有着诸多劣势。而半带滤波器不存在反馈结构,可以通过并行处理及流水线技术实现高速抽取滤波,且其近一半系数为零,减少了近3/4的乘法运算和近一半的加法运算,另外,半带滤波器还具有通带平坦度高、阻带衰减大的优点,在进行抽取滤波运算时,不会造成信号频谱的恶化及重叠。因此,综合考虑本文采用半带滤波器作为多级抽取滤波器。

3 仿真验证

仿真实验1:输入带宽为8 MHz,载波中心频率2 250 MHz线性调频信号,以射频采样率3 GS/s采样输出16路并行信号,对16路并行信号正交下变频后,首先以7级14阶半带滤波器对其进行128倍抽取滤波,将采样率降到23.437 5 MS/s;然后经3阶拉格朗日插值的Farrow结构将采样率转换为20.48 MS/s。仿真结果如图3所示。

实验表明,整数抽取结合小数插值的重采样

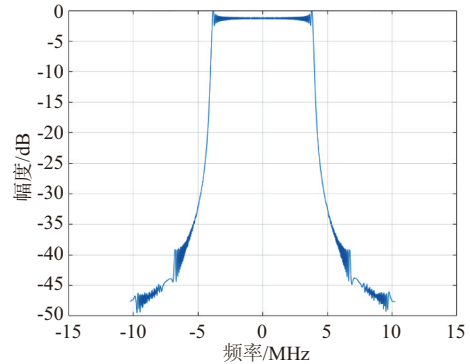
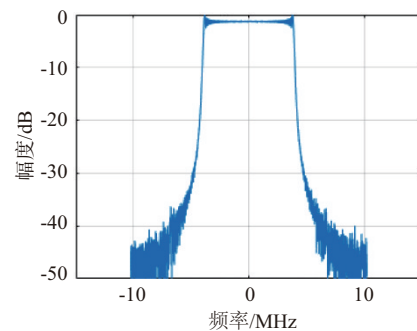
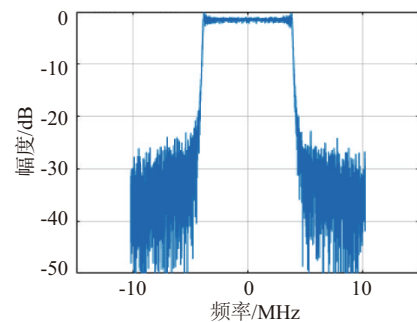


图3 整数抽取结合小数插值重采样输出信号频谱
方法,有效融合了整数采样技术的成熟高效优势和小数插值的灵活性优势,兼顾了射频直采的复杂性和灵活性需求,具备工程可行性。

仿真实验2:分别输入信噪比为30, 10, 0和-10 dB的线性调频信号,信号参数及抽取滤波操作与实验1相同,在4种信噪比下的仿真结果如图4所示。



(a) 信噪比30 dB下重采样后信号频谱



(b) 信噪比10 dB下重采样后信号频谱

(下转第13页)