Radar Science and Technology

DOI:10.3969/j.issn.1672-2337.2024.01.005

# 晶圆级树脂基低成本W波段封装天线微系统

## 齐晓琳,崔晶宇,李 霄,张先乐,彭轶瑶,戴 扬,杨 凝

(中国电子科技集团公司信息科学研究院,北京 100049)

摘 要: 面向W波段探测与通信系统的小型化、低成本应用需求,本文采用晶圆级树脂基扇出型封装工艺, 通过对有源封装天线集成架构、互连传输结构和天线阵列进行设计与仿真,设计了一款工作频率为94 GHz的封装 天线微系统。该封装天线微系统集成了4×4 磁电偶极子阵列天线和16通道幅相多功能射频芯片。通过 Ansys HFSS 全波仿真,系统波束扫描范围在E面≥±30°,H面≥±40°,在7.1 mm×8.3 mm×1.2 mm封装尺寸内实现了封装天线等 效全向辐射功率≥39.1 dBm。该封装天线微系统具备规模扩展能力,可广泛应用于探测、通信以及安检等领域。 关键词:W波段;封装天线;低成本;树脂材料;晶圆级封装

中图分类号:TN821<sup>+</sup>.8 文献标志码:A 文章编号:1672-2337(2024)01-0029-06

**引用格式:**齐晓琳,崔晶宇,李霄,等.晶圆级树脂基低成本W波段封装天线微系统[J].雷达科学与技术, 2024,22(1):29-34.

QI Xiaolin, CUI Jingyu, LI Xiao, et al. Low-Cost W-Band Antenna-in-Package Microsystem Based on Wafer Level Packaging with Resin Material [J]. Radar Science and Technology, 2024, 22(1):29-34.

## Low-Cost W-Band Antenna-in-Package Microsystem Based on Wafer Level Packaging with Resin Material

QI Xiaolin, CUI Jingyu, LI Xiao, ZHANG Xianle, PENG Yiyao, DAI Yang, YANG Ning (Information Science Academy, China Electronics Technology Group Corporation, Beijing 100049, China)

**Abstract:** Due to the miniaturization and low-cost requirements of W-band radar detection and wireless communication systems, an antenna-in-package (AiP) microsystem working at 94 GHz is designed. In this article, the integration architecture, the high-frequency interconnection network, and the antenna array of the active AiP are designed and simulated based on the fan-out wafer level packaging (FOWLP) with resin material. The AiP microsystem integrates a 4×4 magnetoelectric dipole antenna array and a 16-channel amplitude-phase multifunctional RF chip. Simulated by the Ansys HFSS, an beam scanning range over  $\pm 30^{\circ}$  in the E-plane and  $\pm 40^{\circ}$  in the H-plane can be obtained. The effective isotropic radiated power (EIRP) is above 39.1 dBm within a footprint less than 7.1 mm×8.3 mm×1.2 mm. The AiP microsystem is scalable and suitable for detection, communication, and security checking applications.

Key words: W-band; antenna-in-package (AiP); low-cost; resin material; wafer level packaging (WLP)

0 引 言

W波段电磁波具有带宽大、波长短、大气损耗 低以及能够在多尘和多雾条件下工作等优势,在 防撞雷达、成像探测、回程通信等方面具有巨大应 用潜力<sup>[15]</sup>。工作在W波段的探测成像和无线通信 系统具有更高的分辨率和更高数据传输速率,因 此W波段相控阵封装天线微系统的研究日益增 多。封装天线(Antenna-in-Package, AiP)技术将辐 射天线与射频收发芯片高密度集成在一个封装体 中,可以实现高性能、高集成度的射频前端电子系 的天线间距使得多层封装互连损耗和阻抗匹配变成挑战,尤其在94 GHz及以上,封装天线对集成工艺、集成度和集成架构要求更为苛刻。此外,为了获得毫米波频段高质量数据传输和远距离成像能力,需要的相控阵单元数量急剧增加,高昂的价格制约了毫米波相控阵微系统在先进雷达系统和通信系统中的发展。近年来,国内外对W波段射频微系统作了大量研究。2018年,IBM公司团队发表了一篇用于雷达成像和通信应用的94 GHz相控阵封装天线,封装天线包括 64 个双极化天线单元

统。由于毫米波频段电磁波波长短,物理上较短

收稿日期: 2023-06-02; 修回日期: 2023-08-03

和4颗16通道SiGe芯片,尺寸为18mm×18mm× 0.97mm<sup>[6]</sup>。2021年,上海交通大学团队设计了一种94GHz高性能、高度紧凑的调频连续波雷达传感器,采用其研发的硅基微机电系统(Micro-Electro-Mechanical System, MEMS)光敏复合膜制造工艺,传感器整体尺寸为60mm×40mm×8mm,重量为78g<sup>[7]</sup>。2022年,曹佳等人设计了一款W波段封装天线相控阵微系统模块,该模块采用硅基三维集成的方式将16个四通道多功能SiGe芯片与64个天线单元集成在一个微系统中,工作频率为79~81GHz,EIRP为27dBm<sup>[8]</sup>。

硅基芯片在成本、量产能力和集成度方面远 优于Ⅲ-V族半导体芯片<sup>[9]</sup>,为了满足系统苛刻的 尺寸和低成本需求,本文选用硅基互补金属氧化 物半导体(Complementary Metal Oxide Semiconductor, CMOS)幅相多功能收发芯片,基于晶圆级树脂 基低成本封装工艺开展了₩波段封装天线微系统 设计。晶圆级封装通过芯片表面的聚酰亚胺 (Polyimide, PI) 再布线层 (Redistribution Layer, RDL)实现W波段信号传输,其中工艺限制与传输 阻抗之间的不匹配、芯片与封装之间的电磁兼容 是设计中的难点。本文通过架构布局设计,采用 三维异构集成解决W波段传输线互连损耗问题以 及磁电偶极子天线单元间互耦等问题,并且提高 系统电磁兼容性,使封装天线实现了低成本、可扩 展、小型化、高集成度、大扫描角等性能。本文在 第1节描述了W波段AiP微系统晶圆级三维集成 架构与封装工艺流程,第2节对设计的封装天线微 系统进行了电磁仿真与性能分析,最后在第3节进 行了总结论述。

# 1 AiP微系统晶圆级扇出封装设计

### 1.1 三维异构集成架构

三维异构集成W波段封装天线微系统整体架构如图1所示,采用晶圆级树脂基扇出工艺将16 通道幅相多功能射频芯片和4×4磁电偶极子阵列 天线集成封装在一个微系统中,形成一个16单元 封装天线子阵。射频芯片选用16通道CMOS幅相 多功能芯片,单芯片集成上下变频、移相、衰减、放 大、电源管理、数字控制等功能,每个通道幅相独



图1 W波段封装天线三维异构集成架构 立可控。多功能射频芯片的W波段信号在垂直方 向通过树脂金属通孔转接板(Through Molding Via, TMV)和微凸点传输,在水平方向通过再布线层互 连传输,实现到天线馈电端口的连接。整个16单 元封装天线子阵的尺寸为7.1 mm×8.3 mm×1.2 mm。

具体地,W波段封装天线分为上下两层封装 体,即天线层封装体与芯片层封装体。天线层封 装体采用的基片材料与TMV的基片材料相同,基 片材料由芯板(Core)介质材料和芳香族苯并环丁 烷薄膜(Aromatic Benzocyclobutene Film, ABF)介质 材料构成,通过在天线层基片材料表面形成 RDL1 制作磁电偶极子天线,由TMV与RDL2实现天线单 元馈电。其中,采用的Core介质材料的介电常数 为4.2,介质损耗角为0.01,ABF介质材料的介电常 数为3.2,介质损耗角为0.006。芯片层封装体通过 树脂材料将多功能射频芯片与TMV芯片进行晶圆 重构,采用晶圆级扇出工艺将芯片的W波段信号 通过RDL4与两端的TMV互连,并向上传输到晶圆 背面 RDL3, 再经微凸点与天线层封装体馈电口 (即RDL2)连接。W波段信号传输过程中不经过 多功能射频芯片表面,从而避免对芯片内部产生 电磁干扰。芯片层封装体中TMV采用的Core介质 材料的有效介电常数接近于塑封树脂材料,不易 激励高次模。

### 1.2 晶圆级扇出工艺流程

本文设计的W波段封装天线是在圆片后道封 装工艺平台上进行制造和加工,涉及再布线、凸点 制备、重构圆片、高精度堆叠等工艺。天线层封装 体的工艺流程如图2所示,采用晶圆级再布线工艺 实现。(a)首先,进行TMV制作。在机械强度较高 的420 µm厚的树脂晶圆Core介质材料上通过机 械打孔的方式,形成TMV通孔。再使用电镀铜工 艺,实现小孔金属填充。在晶圆的正反表面长好 Cu凸点,使用ABF压膜工艺,在晶圆的正反表面压 膜,并固化成型,再减薄晶圆的正反面,露出凸点, 减薄后的ABF膜厚度约为20μm。(b)将晶圆划片, 把切好的TMV芯片放置在载板上。(c)采用环氧塑 封材料树脂将TMV芯片注塑封装形成12英寸的 重构晶圆。(d)将重构晶圆从载板上释放,使用 RDL再布线工艺,在树脂晶圆的正表面形成RDL1 制造磁电偶极天线。(e)将晶圆减薄至440μm,以 暴露TMV金属,翻转晶圆在晶圆背面形成RDL2, 在RDL2的外引出端处长好Cu柱Sn帽凸点,即微 凸点。(f)最后,对晶圆进行划片形成4×4的天线阵 列,即天线层封装体。



芯片层封装体的工艺流程如图3所示,采用埋置通孔转接板晶圆级扇出型封装方案。首先通过上述工艺方案形成TMV,划成单颗转接芯片备用。 (a)使用高精度装片机将TMV转接芯片和多功能 射频芯片装至载板上。(b)采用12英寸晶圆级注塑 机重构形成树脂晶圆。(c)将重构晶圆从载板上释 放,反转晶圆并在晶圆表面形成多层RDL4和保护 层。(d)反转晶圆并减薄树脂晶圆背面,露出TMV 转接板的Cu凸点,再次使用再布线工艺,在树脂晶 圆背面形成多层RDL3。(e)反转树脂晶圆去除保 护层并露出Cu凸点,划片完成芯片层封装体封装。



最后,使用高精度堆叠工艺和热压焊工艺将 天线层封装体与芯片层封装体进行堆叠键合,并 使用单芯片植球工艺,在芯片层封装体 RDL4 的外 引出端处植上BGA 焊球,完成W波段封装天线子 阵集成封装,工艺流程如图4所示。综上,整个工 艺方案采用晶圆级树脂基封装流片方式,三维集 成密度高、尺寸小、制造周期快并且适用于批量生 产。采用埋置TMV转接板的扇出集成相比基于硅 通孔(Through Silicon Via,TSV)转接板的硅基三维 集成具有成本优势。采用小模块化集成方式,易 于与其他封装模块进行二次集成,可拓展性更高。

## 2 仿真与分析

## 2.1 射频互连传输结构仿真

天线与芯片之间的高频低损耗互连是封装天 线技术的一大挑战,因此在封装架构设计中,需要 综合考虑W波段信号的传输。考虑实际晶圆级封 装工艺能力以及多功能射频芯片电磁性能,本文 利用TMV构成类同轴传输结构实现射频信号的垂 直传输,通过共面波导传输线实现射频信号的横向 传输。整个封装体从芯片引出端口到天线馈电端口 所涉及的W波段互连传输结构示意图如图5所示。



(b) 植球图4 封装天线装配工艺流程



#### 图5 W波段互连传输结构示意图

多功能射频芯片W波段端口信号通过共面波导1传输线扇出,经过TMV类同轴传输到芯片背面共面波导2传输线,再通过微凸点传输到天线层封装体馈电口。选其中一条互连传输结构进行分析,在传输过程中需要考虑阻抗匹配,因此TMV采 用类同轴结构,过孔直径为60μm,中心TMV与外 围TMV间距为250μm。芯片层封装体上层共面 波导传输线两侧通过微凸点建立屏蔽墙,以减小 互连传输结构间的相互串扰问题。共面波导直角 过弯处采用45°倒角,避免产生额外的寄生电容和 寄生电感。通过优化共面波导传输线和类同轴结 构,最终S参数仿真结果如图6所示,可以得到在85~ 100 GHz范围内,两个端口反射系数均满足<-15 dB, 最大传输过渡损耗<1.28 dB。除射频信号外的控 制信号、电源信号和地信号通过 RDL4 互连扇入, 通过接 BGA 球引出到母板。



#### 2.2 相控阵封装天线仿真

相控阵封装天线结构示意图如图7所示,天线 单元采用磁电偶极天线来实现线极化,天线阵面 采用矩形栅格排布形式。天线单元与单元之间加 入金属通孔抑制单元间耦合,以实现较好的扫描性 能。幅相多功能射频芯片尺寸为5.2 mm×6.8 mm, 天线单元的尺寸为1.25 mm×1.25 mm,相邻天线单 元横向和纵向间距分别为2.1 mm和1.8 mm。



图7 相控阵封装天线结构示意图

在94 GHz频率下,相控阵封装天线E面和H 面波束扫描仿真结果如图8所示,随着馈电相位差 增加,主瓣增益下降,栅副瓣明显,阵列天线可以 实现E面的扫描范围≥±30°,H面扫描范围≥±40°。

图9所示,通过HFSS仿真可以得到4×4磁电 偶极子阵列天线增益为17.1 dBi,其中已包含传输 路径损耗。封装天线所采用16通道幅相变频一体



-60 -50 -40 -30 -20 -10 0 10 20 30 40 50 60 角度/(°)

(b) H 面扫描仿真结果



图8 相控阵封装天线E面和H面波束扫描方向图仿真结果

图9 相控阵封装天线增益仿真结果

多功能芯片的工作频率为91~95 GHz,单通道饱和 输出功率为10 dBm,发射转换增益≥30 dB,接收转 换增益≥25 dB。根据等效全向辐射功率的计算 公式:

$$EIRP = P_{t} + G_{t} - L_{c} \tag{1}$$

可以得出4×4磁电偶极子封装天线EIRP为39.1 dBm。 其中,P<sub>1</sub>为发射机输出功率,G<sub>1</sub>为天线增益,L<sub>c</sub>为传 输路径损耗。W 波段封装天线微系统对整机系统 能力贡献主要体现在等效辐射功率以及扫描范围 (受限于封装尺寸),因此本文以单位面积(1 mm<sup>2</sup>) 内的 EIRP 密度为衡量指标,本文设计的封装天线 微系统的等效辐射功率密度达到137.93 mW/mm<sup>2</sup>, 相较于文献[8]提升约60倍,相较于文献[10]提升 约90倍,封装天线性能对比如表1所示。

表1 W波段封装天线微系统对比

参数	文献[8]	文献[10]	本文
工作频率	79~81	94	93~95
通道数	64	64	16
封装尺寸	16 mm×15 mm ×1.4 mm	16.2 mm× 16.2 mm	7.1 mm×8.3 mm ×1.2 mm
单通道饱和 输出功率/dBm	13.5	-	10
EIRP/dBm	27(64通道)	20(16通道)	39.1(16通道)
EIRP密度/ (mW·mm <sup>-2</sup> )	2.09	1.52	137.93

# 3 结束语

本文介绍了W波段封装天线微系统的集成架构、互连传输结构和磁电偶极子天线阵列的设计与仿真,该微系统具有高集成度、高性能、低成本和可扩展的技术优势。多单元天线与多通道芯片的一体化封装可以很好地满足射频前端密布阵设计要求,可广泛适用于孔径受限和载荷重量受限的小型无人平台,满足其对高分辨率成像、微小尺寸障碍物感知以及高速率隐蔽通信的应用需求。

### 参考文献:

- [1] VOVNOBOY J, LEVINGER R, MAZOR N, et al. A Dual-Loop Synthesizer with Fast Frequency Modulation Ability for 77/79 GHz FMCW Automotive Radar Applications
  [J]. IEEE Journal of Solid State Circuits, 2018, 53 (5): 1328-1337.
- [2] WELP B, HANSEN S, BRIESE G, et al. Versatile Dual-Receiver 94-GHz FMCW Radar System with High Output Power and 26-GHz Tuning Range for High Distance Applications [J]. IEEE Trans on Microwave Theory and Techniques, 2020, 68(3):1195-1211.
- [3] AHMAD W A, KUCHARSKI M, ERGINTAV A, et al.

Multimode W - Band and D - Band MIMO Scalable Radar Platform [J]. IEEE Trans on Microwave Theory and Techniques, 2021, 69(1):1036-1047.

- [4]张涛,杨海滨,卢启军,等.W波段小型化低交叉极化片上 天线[J].雷达科学与技术,2022,20(6):623-628.
- [5] 刘劲松,曹佳,王飞,等.W波段三维异构集成有源电扫描 阵列设计技术[J].导航与控制, 2022,21(Z1):147-156.
- [6] GU Xiaoxiong, LIU Duixian, BAKS C, et al. An Enhanced 64-Element Dual-Polarization Antenna Array Package for W-Band Communication and Imaging Applications [C]// 2018 IEEE 68th Electronic Components and Technology Conference, San Diego, CA, USA: IEEE, 2018:197-201.
- [7] YANG Xiao, HUANG Yinshan, ZHOU Liang, et al. Low-Loss Heterogeneous Integrations with High Output Power Radar Applications at W-Band[J]. IEEE Journal of Solid-State Circuits, 2022, 57(6):1563-1577.
- [8] 曹佳,李冠霖,陈鹏伟,等.W波段64通道相控阵微系统 设计与实现[J].雷达科学与技术,2022,20(4):378-384.
- [9] PENG Penjui, CHEN Pangning, KAO Chiro, et al. A 94 GHz 3D Image Radar Engine with 4TX/4RX Beamforming Scan Technique in 65 nm CMOS Technology [J]. IEEE Journal of Solid-State Circuits, 2015, 50(3):656-668.
- [10] GU Xiaoxiong, LIU Duixian, BAKS C, et al. A Compact 4-Chip Package with 64 Embedded Dual-Polarization Antennas for W - Band Phased - Array Transceivers [C]// 2014 IEEE 64th Electronic Components and Technology Conference, Orlando, FL, USA: IEEE, 2014:1272-1277.

#### 作者简介:

**齐晓琳** 女,博士,工程师,主要研究方向为毫米波封 装集成。

**崔晶宇** 女,博士,工程师,主要研究方向为电磁场与 微波。

**李** 霄 男,博士,高级工程师,主要研究方向为射频 集成电路与微系统设计。

**张先乐** 女,博士,工程师,主要研究方向为毫米波芯 片设计。

**彭铁瑶** 女,博士,工程师,主要研究方向为毫米波芯 片设计。

**戴** 扬 男,博士,研究员,主要研究方向为射频集成 电路与微系统设计。

**杨** 凝 女,博士,高级工程师,主要研究方向为微系 统技术。